

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09247183 A**

(43) Date of publication of application: 19 . 09 . 97

(51) Int. Cl.

H04L 12/28**H04J 3/00****H04Q 3/00**(21) Application number: **08055252**(71) Applicant: **NEC CORP**

(22) Date of filing: 13 . 03 . 96

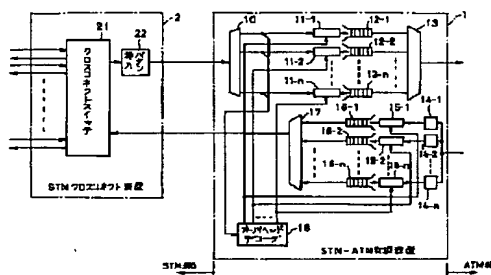
(72) Inventor: **YAMASHITA HIROSHI**(54) **STM-ATM CONVERTING DEVICE**

COPYRIGHT: (C)1997,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To automatically and mutually connection-converting a synchronous transfer mode(STM) signal on an STM network side and an asynchronous transfer mode(ATM) signal on an ATM network side without executing manual setting from the outside.

SOLUTION: The overhead decoder 18 of an STM-ATM converting device 1 detects 'usage/unusage' by 'unusage' information from overhead in VC passes which are separated from the STM signal in a separating circuit 10 and outputs a prohibiting signal to prohibiting circuits 11-1 to 11-n and 15-1 to 15-n at the time of detecting 'unusage'. The prohibiting circuits 11-1 to 11-n prohibit the output of the VC passes to ATM cell converting circuits 12-1 to 12-n in accordance with the prohibiting signal from the overhead decoder 18. The prohibiting circuits 15-1 to 15-n prohibit the output of an ATM cell to STM signal converting circuits 16-1 to 16-n in accordance with the prohibiting signal from the overhead decoder 18.



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 9 - 2 4 7 1 8 3

(43) 公開日 平成 9 年 (1997) 9 月 19 日

(51) Int. Cl. °	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/28		9466 - 5 K	H 0 4 L 11/20	E
H 0 4 J 3/00			H 0 4 J 3/00	X
				U
H 0 4 Q 3/00			H 0 4 Q 3/00	

審査請求 有 請求項の数 4 O L

(全 5 頁)

(21) 出願番号 特願平 8 - 5 5 2 5 2

(22) 出願日 平成 8 年 (1996) 3 月 13 日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目 7 番 1 号

(72) 発明者 山下 廣

東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

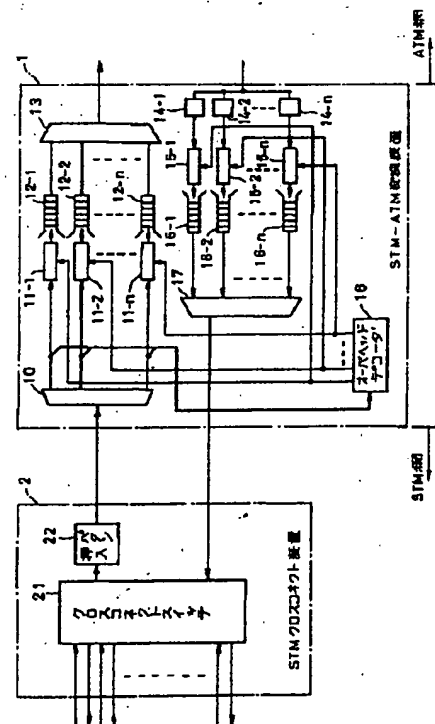
(74) 代理人 弁理士 ▲柳▼川 信

(54) 【発明の名称】 STM-ATM 変換装置

(57) 【要約】

【課題】 外部からマニュアル設定することなく、自立的に STM 網側の STM 信号と ATM 網側の ATM 信号とを相互に接続変換する。

【解決手段】 STM-ATM 変換装置 1 のオーバーヘッドデコーダ 18 は分離回路 10 で STM 信号から分離された VC パス各々のオーバーヘッド中から「未使用」情報による「使用/未使用」を検出し、「未使用」を検出した時に禁止信号を禁止回路 11-1 ~ 11-n, 15-1 ~ 15-n に出力する。禁止回路 11-1 ~ 11-n 各々はオーバーヘッドデコーダ 18 からの禁止信号に応じて VC パスの ATM セル変換回路 12-1 ~ 12-n への出力を禁止する。禁止回路 15-1 ~ 15-n 各々はオーバーヘッドデコーダ 18 からの禁止信号に応じて対応する ATM セルの STM 信号変換回路 16-1 ~ 16-n への出力を禁止する。



【特許請求の範囲】

【請求項1】 同期デジタルハイアラキーにしたがつてパーチャルチャネルパス単位にタイムスロット多重された同期転送モード信号と、前記パーチャルチャネルパス単位毎にセル化されて多重化された非同期転送モード信号とを相互に接続変換するSTM-ATM変換装置であって、前記パーチャルチャネルパスのオーバーヘッドに挿入されかつ前記パーチャルチャネルパスが未使用であることを示す未使用情報を前記同期転送モード信号から検出する検出手段と、前記検出手段の検出結果に応じて前記パーチャルチャネルパスのセル化を禁止するセル化禁止手段と、前記検出手段の検出結果に応じて前記非同期転送モード信号内のセルの前記同期転送モード信号への変換を禁止する変換禁止手段とを有することを特徴とするSTM-ATM変換装置。

【請求項2】 前記検出手段は、前記パーチャルチャネルパスのオーバーヘッドをデコードしかつ前記未使用情報をデコードした時に前記セル化禁止手段及び前記変換禁止手段各々に禁止信号を出力するオーバーヘッドデコーダを含むことを特徴とする請求項1記載のSTM-ATM変換装置。

【請求項3】 同期デジタルハイアラキーにしたがつて双方向通信用のパーチャルチャネルパス単位にタイムスロット多重された同期転送モード信号と、前記パーチャルチャネルパス単位毎にセル化されて多重化された非同期転送モード信号とを相互に対応付けて接続変換するSTM-ATM変換装置であって、前記パーチャルチャネルパスのオーバーヘッドに挿入されかつ前記パーチャルチャネルパスが未使用であることを示す未使用情報を前記同期転送モード信号から検出する検出手段と、前記検出手段で前記未使用情報が検出された前記パーチャルチャネルパスのセル化を禁止するセル化禁止手段と、前記検出手段で前記未使用情報が検出された前記パーチャルチャネルパスに対応する前記非同期転送モード信号内のセルの前記同期転送モード信号への変換を禁止する変換禁止手段とを有することを特徴とするSTM-ATM変換装置。

【請求項4】 前記検出手段は、前記パーチャルチャネルパスのオーバーヘッドをデコードしかつ前記未使用情報をデコードした時に前記セル化禁止手段及び前記変換禁止手段各々に禁止信号を出力するオーバーヘッドデコーダを含むことを特徴とする請求項3記載のSTM-ATM変換装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はSTM-ATM変換装置に関し、特に任意のパスレイヤを単位としてルーティングされかつパス単位にタイムスロット多重されたSTM (Synchronous Transfer Mode: 同期転送モード) 信号と、ルーティング単位毎

にセル化されて多重化されたATM (Asynchronous Transfer Mode: 非同期転送モード) 信号とを相互に接続変換するSTM-ATM変換システムに関する。

【0002】

【従来の技術】 従来、この種のSTM-ATM変換システムにおいては、図2に示すように、STM網側のSTMクロスコネクタ装置2でタイムスロット多重されたSTM信号をSTM-ATM変換装置3でATM信号に変換してATM網側に送出し、ATM網側からのATM信号をSTM-ATM変換装置3でSTM信号に変換してSTM網側のSTMクロスコネクタ装置2に送出している。

【0003】 STM網側では、一般的に用いられているSTMクロスコネクタ装置2によってSDH (Synchronous Digital Hierarchy: 同期デジタルハイアラキー) に準拠したVC (Virtual Channel) パス単位にタイムスロット多重されたSTM信号が複数の入出力ポートに収容され、任意の1ポートがSTM-ATM変換装置3と対向している。

【0004】 STMクロスコネクタ装置2内では、クロスコネクタスイッチ21によってVCパス単位にクロスコネクタを行う。その時同時に、接続のないタイムスロットに該当するVCパスに対してはそのオーバーヘッド中に「未使用」情報がボタン挿入回路22で挿入される。ここで、「未使用」情報とは各VCパスが使用されているか、あるいは未使用かを示す情報である。

【0005】 STM-ATM変換装置3はSTM網側において、上記のようなSTM網を前提条件としたSTM信号と対向する。また、VCパスは双方向通信されることを前提としている。

【0006】 STM-ATM変換装置3ではSTM信号をATM信号に変換する場合、STM網側から入力されたSTM信号を分離回路30によってVCパス毎に分離し、それらVCパス各々を禁止回路31-1~31-nに入力する。

【0007】 禁止回路31-1~31-n各々は外部に設けられた設定制御部4からマニュアル (人手) で入力された「未使用」情報を、その内容が変更されるまで保持する。

【0008】 禁止回路31-1~31-n各々は「未使用」情報がVCパスの「未使用」を示している場合、そのVCパスの出力を禁止する。また、禁止回路31-1~31-n各々は「未使用」情報がVCパスの「使用」を示している場合、そのVCパスをATMセル変換回路32-1~32-nに出力する。

【0009】 ATMセル変換回路32-1~32-nでは入力されたVCパスを夫々VCパスに対応付けられたユニークなVPI (Virtual Path Ide

ntifier: パーチャルバス識別子) を付与してセル化し、そのATMセルをセル多重化回路33に出力する。セル多重化回路33はATMセル変換回路32-1~32-nから入力されたセルを多重化してATM網側に出力する。

【0010】一方、STM-ATM変換装置3ではATM信号をSTM信号に変換する場合、ATM網側から入力されたATM信号をアドレスフィルタ34-1~34-nによってセルに付与されたVPIにしたがって該当するVCバス用の禁止回路35-1~35-nに入力する。

【0011】禁止回路35-1~35-n各々は設定制御部4からの「未使用」情報を、その内容が変更されるまで保持する。禁止回路35-1~35-n各々は「未使用」情報がVCバスの「未使用」を示している場合にそのVCバスの出力を禁止し、また「未使用」情報がVCバスの「使用」を示している場合にそのVCバスをSTM信号変換回路36-1~36-nに出力する。

【0012】STM信号変換回路36-1~36-nでは入力されたATMセルをSTM化されたVCバスに変換し、そのVCバスをタイムスロット多重化回路37に出力する。タイムスロット多重化回路37はSTM信号変換回路36-1~36-nから入力されたVCバスをタイムスロット多重化してSTM網側に出力する。

【0013】これによって、STM-ATM変換装置3に対して設定制御部4からVCバスの使用及び未使用を設定することで、STM網側のSTM信号及びATM網側のATM信号が相互に接続変換される。

【0014】

【発明が解決しようとする課題】上述した従来のSTM-ATM変換システムでは、STM網側のSTM信号とATM網側のATM信号とを相互に接続変換する際に、外部からVCバス単位で変換の有無(未使用情報による使用/未使用)を設定する必要がある。

【0015】そこで、本発明の目的は上記の問題点を解消し、外部からマニュアル設定することなく、自立的にSTM網側のSTM信号とATM網側のATM信号とを相互に接続変換することができるSTM-ATM変換装置を提供することにある。

【0016】

【課題を解決するための手段】本発明によるSTM-ATM変換装置は、同期デジタルハイアラキーにしたがってパーチャルチャネルバス単位にタイムスロット多重された同期転送モード信号と、前記パーチャルチャネルバス単位毎にセル化されて多重化された非同期転送モード信号とを相互に接続変換するSTM-ATM変換装置であって、前記パーチャルチャネルバスのオーバーヘッドに挿入されかつ前記パーチャルチャネルバスが未使用であることを示す未使用情報を前記同期転送モード信号から検出する検出手段と、前記検出手段の検出結果に応じ

て前記パーチャルチャネルバスのセル化を禁止するセル化禁止手段と、前記検出手段の検出結果に応じて前記非同期転送モード信号内のセルの前記同期転送モード信号への変換を禁止する変換禁止手段とを備えている。

【0017】本発明による他のSTM-ATM変換装置は、上記の構成において、前記検出手段が、前記パーチャルチャネルバスのオーバーヘッドをデコードしかつ前記未使用情報をデコードした時に前記セル化禁止手段及び前記変換禁止手段各々に禁止信号を出力するオーバーヘッドデコーダを具備している。

【0018】本発明による別のSTM-ATM変換装置は、同期デジタルハイアラキーにしたがって双方向通信のパーチャルチャネルバス単位にタイムスロット多重された同期転送モード信号と、前記パーチャルチャネルバス単位毎にセル化されて多重化された非同期転送モード信号とを相互に対応付けて接続変換するSTM-ATM変換装置であって、前記パーチャルチャネルバスのオーバーヘッドに挿入されかつ前記パーチャルチャネルバスが未使用であることを示す未使用情報を前記同期転送モード信号から検出する検出手段と、前記検出手段で前記未使用情報が検出された前記パーチャルチャネルバスのセル化を禁止するセル化禁止手段と、前記検出手段で前記未使用情報が検出された前記パーチャルチャネルバスに対応する前記非同期転送モード信号内のセルの前記同期転送モード信号への変換を禁止する変換禁止手段とを備えている。

【0019】本発明によるさらに別のSTM-ATM変換装置は、上記の構成において、前記検出手段が、前記パーチャルチャネルバスのオーバーヘッドをデコードしかつ前記未使用情報をデコードした時に前記セル化禁止手段及び前記変換禁止手段各々に禁止信号を出力するオーバーヘッドデコーダを具備している。

【0020】

【発明の実施の形態】まず、本発明の作用について以下に述べる。

【0021】オーバーヘッドデコーダでVCバスのオーバーヘッドをデコードし、そのデコード結果に応じて禁止回路でVCバスのセル化を禁止し、禁止回路でATM信号内のセルのSTM信号への変換を禁止する。

【0022】これによって、使用されているVCバスのみを、外部からマニュアル設定することなく、自立的にATMセル化することが可能となり、外部からマニュアル設定しない場合に発生する未使用VCバスのセル化に伴うATM網における不要なトラヒックの増大を抑止することが可能となる。

【0023】また、ATMセル化が自立的に行われるので、STM網側でのバスの変更に伴うATMセル化/ATMセル化禁止の変更を即時にかつダイナミックに行うことが可能となる。

【0024】次に、本発明の一実施例について図面を参

照して説明する。図1は本発明の一実施例の構成を示すブロック図である。図において、本発明の一実施例によるSTM-ATM変換装置1は分離回路10と、禁止回路11-1~11-nと、ATMセル変換回路12-1~12-nと、セル多重化回路13と、アドレスフィルタ14-1~14-nと、禁止回路15-1~15-nと、STM信号変換回路16-1~16-nと、タイムスロット多重化回路17と、オーバーヘッドデコーダ18とから構成されており、STM網側のSTMクロスコネクタ装置2及びATM網（図示せず）に接続されている。ここで、STMクロスコネクタ装置2はクロスコネクタスイッチ21と、パタン挿入回路22とを備えている。

【0025】STM網側では、一般的に用いられているSTMクロスコネクタ装置2によってSDHに準拠したVCパス単位にタイムスロット多重されたSTM信号が複数の入出力ポートに収容され、任意の1ポートがSTM-ATM変換装置1と対向している。SDHについてはCCITT勧告G. 707~709に規定されている。

【0026】STMクロスコネクタ装置2内では、クロスコネクタスイッチ21によってVCパス単位にクロスコネクタを行う。その時同時に、接続のないタイムスロットに該当するVCパスに対してはそのオーバーヘッド中に「未使用」情報がパタン挿入回路22で挿入される。ここで、未使用情報とは各VCパスが使用されているか、あるいは未使用かを示す情報であり、VCパスのオーバーヘッド中の信号ラベルC2の領域が用いられている。

【0027】STM-ATM変換装置1はSTM網側において、上記のようなSTM網を前提条件としたSTM信号と対向する。また、VCパスは双方向通信されることを前提としている。

【0028】STM-ATM変換装置1ではSTM信号をATM信号に変換する場合、STM網側から入力されたSTM信号を分離回路10によってVCパス毎に分離し、それらVCパス各々を禁止回路11-1~11-n及びオーバーヘッドデコーダ18に入力する。

【0029】オーバーヘッドデコーダ18は入力される各VCパスのオーバーヘッド中から「未使用」情報による「使用/未使用」を検出し、「未使用」を検出した時に禁止信号を禁止回路11-1~11-n、15-1~15-nに出力する。

【0030】禁止回路11-1~11-n各々はオーバーヘッドデコーダ18から入力された「未使用」情報（禁止信号）を、その内容が変更されるまで保持する。禁止回路11-1~11-n各々は「未使用」情報がVCパスの「未使用」を示している場合、そのVCパスの出力を禁止する。

【0031】また、禁止回路11-1~11-n各々は

「未使用」情報がVCパスの「使用」を示している場合、そのVCパスをATMセル変換回路12-1~12-nに出力する。

【0032】ATMセル変換回路12-1~12-nでは入力されたVCパスを夫々VCパスに対応付けられたユニークなVPIを付与してセル化し、そのATMセルをセル多重化回路13に出力する。セル多重化回路13はATMセル変換回路12-1~12-nから入力されたセルを多重化してATM網側に出力する。

10 【0033】一方、STM-ATM変換装置1ではATM信号をSTM信号に変換する場合、ATM網側から入力されたATM信号をアドレスフィルタ14-1~14-nによってセルに付与されたVPIにしたがって該当するVCパス用の禁止回路15-1~15-nに入力する。

20 【0034】禁止回路15-1~15-n各々はオーバーヘッドデコーダ18からの「未使用」情報を、その内容が変更されるまで保持する。禁止回路15-1~15-n各々は「未使用」情報がVCパスの「未使用」を示している場合にそのVCパスに対応する出力を禁止し、また「未使用」情報がVCパスの「使用」を示している場合にそのVCパスをSTM信号変換回路16-1~16-nに出力する。

【0035】STM信号変換回路16-1~16-nでは入力されたATMセルをSTM化されたVCパスに変換し、そのVCパスをタイムスロット多重化回路17に出力する。タイムスロット多重化回路17はSTM信号変換回路16-1~16-nから入力されたVCパスをタイムスロット多重化してSTM網側に出力する。

30 【0036】これによって、STM-ATM変換装置1において自立的にSTM網側のSTM信号及びATM網側のATM信号が相互に対応して接続変換される。

40 【0037】このように、オーバーヘッドデコーダ18でVCパスのオーバーヘッドをデコードし、そのデコード結果に応じて禁止回路11-1~11-nでVCパスのセル化を禁止し、禁止回路15-1~15-nでATM信号内のセルのSTM信号への変換を禁止することによって、外部からマニュアル設定することなく、使用されているVCパスのみを自立的にATMセル化することができる。

【0038】また、外部からマニュアル設定しない場合に発生する未使用VCパスのセル化に伴う、ATM網における不要なトラヒックの増大を抑止することができる。

【0039】さらに、ATMセル化が自立的に行われるので、STM網側でのパスの変更に伴うATMセル化/ATMセル化禁止の変更を即時にかつダイナミックに行うことが可能となる。

【0040】

50 【発明の効果】以上説明したように本発明によれば、同

期デジタルハイアラキーにしたがってバーチャルチャネルバス単位にタイムスロット多重された同期転送モード信号と、バーチャルチャネルバス単位毎にセル化されて多重化された非同期転送モード信号とを相互に接続変換するSTM-ATM変換装置において、バーチャルチャネルバスのオーバーヘッドに挿入されかつバーチャルチャネルバスが未使用であることを示す未使用情報を同期転送モード信号から検出し、この検出結果に応じてバーチャルチャネルバスのセル化及び非同期転送モード信号内のセルの同期転送モード信号への変換を禁止することによって、外部からマニュアル設定することなく、自立的にSTM網側のSTM信号とATM網側のATM信号とを相互に接続変換することができるという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例の構成を示すブロック図である。

【図2】従来例の構成を示すブロック図である。

【符号の説明】

1 STM-ATM変換装置

2 STMクロスコネクタ装置

10 分離回路

11-1~11-n, 15-1~15-n 禁止回路

12-1~12-n ATMセル変換回路

13 セル多重化回路

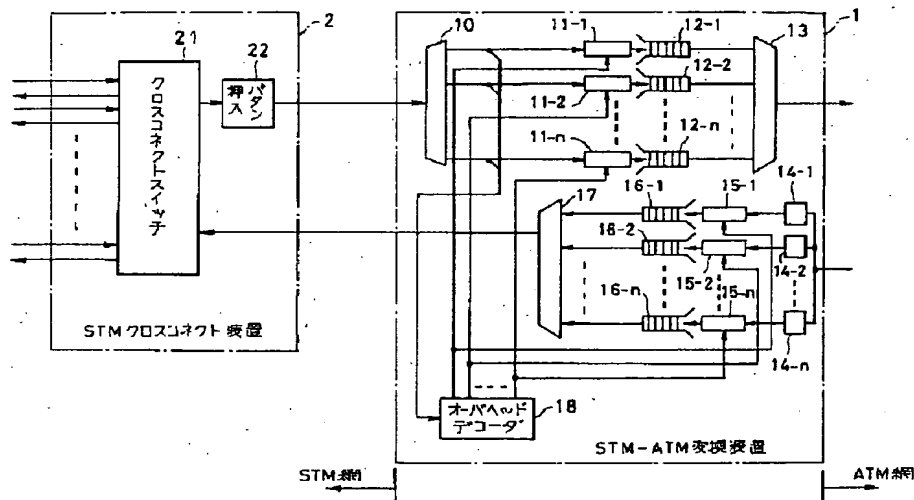
14-1~14-n アドレスフィルタ

16-1~16-n STM信号変換回路

17 タイムスロット多重化回路

18 オーバヘッドデコーダ

【図1】



【図2】

